

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-031868

(43)Date of publication of application : 02.02.1996

(51)Int.Cl. H01L 21/60

(21)Application number : 06-169352 (71)Applicant : HITACHI CABLE LTD

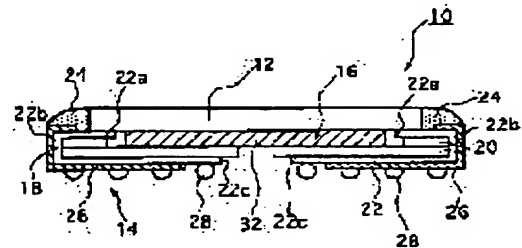
(22)Date of filing : 21.07.1994 (72)Inventor : CHINDA SATOSHI
YOSHIOKA OSAMU
ONDA MAMORU

(54) BGA SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To obtain a thin, small and inexpensive multi-terminal LSI chip which can be built into an MCM by bending an insulating film formed with connection balls and forming a BGA package.

CONSTITUTION: The BGA semiconductor device comprises an LSI chip 12 and a BGA package 14. The BGA package 14 comprises an insulating film 20 having a central device hole 16, an inner lead 22a formed of a copper foil on one side of the insulating film 20 while projecting from the device hole 16, a conductor pattern 22b extending therefrom toward the outside of the device hole 16, a land 22c provided at the end thereof, and a connection ball 28 or pin formed on the land 22c. Each electrode pad of the LSI chip 12 is connected electrically with the inner lead 22a and the insulating film 20 is bent, at a part thereof containing the land 22c, outward by 180° such that the conductor pattern 22b provided the outer face.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 3 1 8 6 8

(43) 公開日 平成 8 年 (1996) 2 月 2 日

(51) Int. Cl. ⁶

H01L 21/60

識別記号

311

庁内整理番号

R 7726-4E

W 7726-4E

F I

技術表示箇所

審査請求 未請求 請求項の数 9 O L (全 10 頁)

(21) 出願番号 特願平 6 - 1 6 9 3 5 2
(22) 出願日 平成 6 年 (1994) 7 月 2 1 日

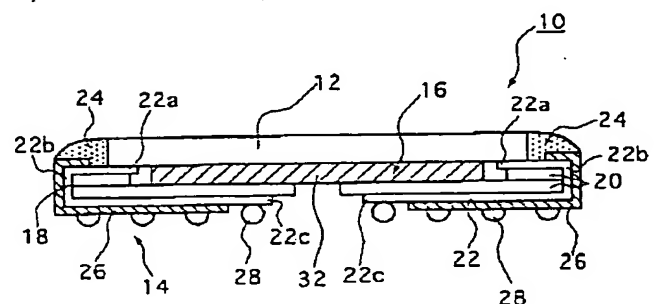
(71) 出願人 0 0 0 0 0 5 1 2 0
日立電線株式会社
東京都千代田区丸の内二丁目 1 番 2 号
(72) 発明者 珍 田 聡
茨城県土浦市木田余町 3 5 5 0 番地 日立
電線株式会社システムマテリアル研究所内
(72) 発明者 ▲吉▼ 岡 修
茨城県土浦市木田余町 3 5 5 0 番地 日立
電線株式会社システムマテリアル研究所内
(72) 発明者 御 田 護
茨城県日立市助川町 3 丁目 1 番 1 号 日立
電線株式会社電線工場内
(74) 代理人 弁理士 渡辺 望穂

(54) 【発明の名称】 B G A 型半導体装置

(57) 【要約】

【目的】 接続用ボールが形成された絶縁性フィルムを折り曲げて B G A 型パッケージを形成し、この B G A 型パッケージを用いて L S I チップを搭載することで、小型かつ薄型で、M C M への組み込みが可能な安価な多端子 L S I チップ対応の B G A 型半導体装置の提供。

【構成】 L S I チップと、B G A 型パッケージとを備え、前記 B G A 型パッケージは、中央部にデバイスホールが開孔された絶縁性フィルムと、この絶縁性フィルムの一方向の面に銅箔から形成された、前記デバイスホールから突出するインナーリードおよびこのインナーリードから前記デバイスホールの外側に向かって延在する導体パターンならびにこの導体パターンの端部に設けられるランドと、このランドに形成された接続用ボールまたはピンとを備え、前記 L S I チップの各電極パッドと前記インナーリードとは、互いに電気的に接続され、前記導体パターンが外面となるように前記絶縁性フィルムの前記ランドを含む部分が外側に 180° 折り曲げられていることにより、上記目的を達成する。



1

【特許請求の範囲】

【請求項 1】 L S I チップと、 B G A 型パッケージとを備え、

前記 B G A 型パッケージは、中央部にデバイスホールが開孔された絶縁性フィルムと、この絶縁性フィルムの一方の面に銅箔から形成された、前記デバイスホールから突出するインナーリードおよびこのインナーリードから前記デバイスホールの外側に向かって延在する導体パターンならびにこの導体パターンの端部に設けられるランドと、このランドに形成された接続用ボールまたはピンとを備え、

前記 L S I チップの各電極パッドと前記インナーリードとは、互いに電気的に接続され、前記導体パターンが外面となるように前記絶縁性フィルムの前記ランドを含む部分が外側に 1 8 0 ° 折り曲げられていることを特徴とする B G A 型半導体装置。

【請求項 2】 L S I チップと、 B G A 型パッケージとを備え、

前記 B G A 型パッケージは、中央部にデバイスホールおよび周辺部に複数のスルーホールが開孔された絶縁性フィルムと、この絶縁性フィルムの一方の面に銅箔から形成された、前記デバイスホールから突出するインナーリードおよびこのインナーリードから前記デバイスホールの外側に向かって延在する導体パターンならびにこの導体パターンの端部と前記スルーホールを通して電気的に接続され、前記絶縁性フィルムの他方の面に設けられるランドと、このランドに形成された接続用ボールまたはピンとを備え、

前記 L S I チップの各電極パッドと前記インナーリードとは、互いに電気的に接続され、前記導体パターンが内面となるように前記絶縁性フィルムの前記ランドを含む部分が外側に 1 8 0 ° 折り曲げられていることを特徴とする B G A 型半導体装置。

【請求項 3】 前記 B G A 型パッケージは、その折り曲げ部の内面側に矩形的支持体を有する請求項 1 または 2 に記載の B G A 型半導体装置。

【請求項 4】 前記 L S I チップの電極パッドと前記インナーリードとの接続は、超音波接続法あるいは熱圧着接続法によって行われる請求項 1 ~ 3 のいずれかに記載の B G A 型半導体装置。

【請求項 5】 前記絶縁性フィルムの折り曲げ部には、フレキシブルスリットが開孔されている請求項 1 ~ 4 のいずれかに記載の B G A 型半導体装置。

【請求項 6】 前記フレキシブルスリットには、耐屈曲性を向上させる樹脂が塗布されている請求項 5 に記載の B G A 型半導体装置。

【請求項 7】 前記接続用ボールは、はんだペースト印刷法あるいははんだボール振り込み接着法を用いて形成されたはんだボールである請求項 1 ~ 6 のいずれかに記載の B G A 型半導体装置。

2

【請求項 8】 前記絶縁性フィルムは、ポリイミドフィルムあるいはガラスエポキシフィルムである請求項 1 ~ 7 のいずれかに記載の B G A 型半導体装置。

【請求項 9】 前記絶縁性フィルム上に形成されたインナーリード、導体パターンおよびランドは、前記絶縁性フィルムにエポキシ系接着剤またはポリイミド系接着剤により銅箔を貼り合わせ、この銅箔からパターン形成された導体パターン、あるいは銅箔に直接ポリイミドをワニスコートするまたは貼り合わせ、この銅箔からパターン形成された導体パターン、あるいは蒸着、スパッタ、めっきによりポリイミド上に直接形成された銅からパターン形成された導体パターンである請求項 1 ~ 8 のいずれかに記載の B G A 型半導体装置。

【発明の詳細な説明】

【 0 0 0 1 】

【産業上の利用分野】 本発明は、 B G A (ボール・グリッド・アレイ) 型半導体装置に関し、詳しくは、小型かつ薄型で M C M (マルチ・チップ・モジュール) への組み込みが可能な B G A 型半導体装置に関する。

【 0 0 0 2 】

【従来の技術】 まず、図 1 0 は、従来の B G A 型半導体装置の一例の断面図である。同図に示す B G A 型半導体装置 5 2 は、各層に配線パターン (多層配線パターン) 5 4 が形成された多層配線基板 5 6 と、この多層配線基板 5 6 の上面中央部に載置固定された L S I チップ 5 8 と、多層配線基板 5 6 の上面の L S I チップ 5 8 周辺部に形成された配線パターン 5 4 および L S I チップ 5 8 の各電極パッド (図示せず) を電気的に接続するボンディングワイヤ 6 0 と、多層配線基板 5 6 の上面の L S I チップ 5 8、配線パターン 5 4 およびボンディングワイヤ 6 0 を保護するよう封止されたモールド樹脂 6 2 と、ボンディングワイヤ 6 0 および多層配線パターン 5 4 を介して、L S I チップ 5 8 の各電極パッドと電気的に接続するように、多層配線基板 5 6 の下面に基盤目状に形成されたはんだボール (B G A) 6 4 とから構成されている。なお、このはんだボール 6 4 は外部、例えば F P C (プリント配線基板) 等との接続用端子であって、モールド樹脂 6 2 で多層配線基板 5 6 の上面を封止した後に、はんだペースト印刷法や、はんだボール振り込み接着法などを用いて形成されている。

【 0 0 0 3 】 上述するように、従来の B G A 型半導体装置 5 2 は、L S I チップ 5 8 の各電極パッドと、多層配線基板 5 6 の下面に形成されたそれぞれのはんだボール 6 4 とを、ボンディングワイヤ 6 0 および多層配線パターン 5 4 を介して電気的に接続したものである。しかし、ボンディングワイヤ法を用いて L S I チップ 5 8 の各電極パッドと多層配線基板 5 6 の上面に形成された配線パターン 5 4 とを接続するため、多層配線基板 5 6 の上面の L S I チップ 5 8 周辺部にしか配線パターン 5 4 を形成することができない。

【 0 0 0 4 】 このため、多層配線基板 5 6 の上面の L S I チップ 5 8 周辺部に形成された配線パターン 5 4 と、多層配線基板 5 6 の下面に基盤目状に形成されたはんだボール 6 4、特に多層配線基板 5 6 の下面中央部に形成されたはんだボール 6 4 とを電気的に接続するためには、多層配線基板 5 6 が必要となる。なぜなら、配線基板技術においては、0. 3 mm ピッチの配線を形成するのが限界であるため、微細な配線の引き回しには必然的に多層としなければならないからである。従って、従来の B G A 型半導体装置 5 2 においては、例えばガラエポ板などの多層配線基板 5 6 を用いる必要があるため、部品コストがアップするという問題点があった。

【 0 0 0 5 】 また同様に、ボンディングワイヤ法を用いているので、L S I チップ 5 8 の各電極パッドと、多層配線基板 5 6 の上面に形成された配線パターン 5 4 との接合ピッチが必然的に広くなり、パッケージを小型化することが難しいので、例えば M C M への組み込みが非常に困難であるという問題点があった。さらに、剥き出しのボンディングワイヤ 6 0 や L S I チップ 5 8 を保護するために、モールド樹脂 6 2 によって封止しなければならないので、上述する多層配線基板 5 6 も含めてパッケージが厚くなるばかりでなく、樹脂モールド 6 2 により封止するので、極めて放熱性が悪いという問題点もあった。

【 0 0 0 6 】 次に、T A B テープキャリアを利用した従来の B G A 型半導体装置の一例の断面図、およびその L S I チップの電極パッドとインナーリードとの接続部分拡大図をそれぞれ図 1 1 および図 1 2 に示す。図 1 1 に示す B G A 型半導体装置 6 6 は、L S I チップ 5 8 と、この L S I チップ 5 8 の中央部に弾性を有する接着剤 6 8 を介して貼り付けられた絶縁性フィルム 7 0 と、図 1 2 に示すように、この絶縁性フィルム 7 0 の下面に接着剤 7 2 を介して貼り付けられ、その一端が L S I チップ 5 8 の各電極パッド 7 4 と電気的に接続されたインナーリード 7 6 a が形成され、その他端にボール形成用ランド 7 6 b が形成された導体パターン 7 6 (7 6 a および 7 6 b) と、このインナーリード 7 6 a を介して、L S I チップ 5 8 の各電極パッド 7 4 と電気的に接続するように、この導体パターン 7 6 のボール形成用ランド 7 6 b に形成された F P C 等との接続用はんだボール 6 4 と、インナーリード 7 6 a および L S I チップ 5 8 の表面を保護するよう充填されたポッティングレジ 7 8 とから構成されている。

【 0 0 0 7 】 しかしながら、上述する B G A 型半導体装置 6 6 は、絶縁性フィルム 7 0 に貼り付けられた導体パターン 7 6 の一端、即ちインナーリード 7 6 a を、L S I チップ 5 8 の各電極パッド 7 4 に押し曲げて接続させているので、このインナーリード 7 6 a および絶縁性フィルム 7 0 の厚さを考慮すれば、インナーリード 7 6 a を長めに形成しなければならない。このため L S I チッ

プ 5 8 の各電極パッド 7 4 とインナーリード 7 6 a とを接続する際の信頼性を損なうという問題点があった。また、L S I チップ 5 8 のパターン形成面の中央部に貼り付けられた絶縁性フィルム 7 0 上にしかはんだボール 6 4 を設けられないので、この絶縁性フィルム 7 0 上に形成することができるはんだボール 6 4 の数が少なく、かつ限定されるので、多端子 L S I チップにこの B G A 型パッケージを適用することができないという問題点もあった。

【 0 0 0 8 】

【発明が解決しようとする課題】 本発明の目的は、前記従来技術に基づく種々の問題点をかえりみて、接続用ボールが形成された絶縁性フィルムを折り曲げて B G A 型パッケージを形成し、この B G A 型パッケージを用いて L S I チップを搭載することで、小型かつ薄型で、M C M への組み込みが可能な安価な多端子 L S I チップ対応の B G A 型半導体装置を提供することにある。

【 0 0 0 9 】

【課題を解決するための手段】 上記目的を達成するために、本発明の第 1 態様の B G A 型半導体装置は、L S I チップと、B G A 型パッケージとを備え、前記 B G A 型パッケージは、中央部にデバイスホールが開孔された絶縁性フィルムと、この絶縁性フィルムの一方向面に銅箔から形成された、前記デバイスホールから突出するインナーリードおよびこのインナーリードから前記デバイスホールの外側に向かって延在する導体パターンならびにこの導体パターンの端部に設けられるランドと、このランドに形成された接続用ボールまたはピンとを備え、前記 L S I チップの各電極パッドと前記インナーリードとは、互いに電気的に接続され、前記導体パターンが外面となるように前記絶縁性フィルムの前記ランドを含む部分が外側に 1 8 0 ° 折り曲げられていることを特徴とする B G A 型半導体装置を提供するものである。

【 0 0 1 0 】 ここで、前記 L S I チップは、その電極パッド形成面が前記ランド側を向いて配置されているのが好ましい。

【 0 0 1 1 】 また、本発明の第 2 態様の B G A 型半導体装置は、L S I チップと、B G A 型パッケージとを備え、前記 B G A 型パッケージは、中央部にデバイスホールおよび周辺部に複数のスルーホールが開孔された絶縁性フィルムと、この絶縁性フィルムの一方向面に銅箔から形成された、前記デバイスホールから突出するインナーリードおよびこのインナーリードから前記デバイスホールの外側に向かって延在する導体パターンならびにこの導体パターンの端部と前記スルーホールを通して電気的に接続され、前記絶縁性フィルムの他方の面に設けられるランドと、このランドに形成された接続用ボールまたはピンとを備え、前記 L S I チップの各電極パッドと前記インナーリードとは、互いに電気的に接続され、前記導体パターンが内面となるように前記絶縁性フィルム

の前記ランドを含む部分が外側に 180° 折り曲げられていることを特徴とする BGA 型半導体装置を提供するものである。

【0012】ここで、前記 LSI チップは、その電極パッド形成面が前記ランドの反対側を向いて配置されているのが好ましい。

【0013】また、前記 LSI チップの各電極パッドと前記 BGA 型パッケージのインナーリードとは、前記絶縁性フィルムの導体パターン形成面側から接続されているのが好ましい。

【0014】また、前記 BGA 型パッケージは、その折り曲げ部の内面側に矩形の支持体を有するのが好ましい。

【0015】また、前記 LSI チップの電極パッドと前記インナーリードとの接続は、超音波接続法あるいは熱圧着接続法によって行われるのが好ましい。

【0016】また、前記絶縁性フィルムの折り曲げ部には、フレキシブルスリットが開孔されているのが好ましく、前記フレキシブルスリットには、耐屈曲性を向上させる樹脂が塗布されているのが好ましい。

【0017】また、前記接続用ボールは、はんだペースト印刷法あるいははんだボール振り込み接着法を用いて形成されたはんだボールであるのが好ましい。

【0018】また、前記絶縁性フィルムは、ポリイミドフィルムあるいはガラスエポキシフィルムであるのが好ましい。

【0019】さらに、前記絶縁性フィルム上に形成されたインナーリード、導体パターンおよびランドは、前記絶縁性フィルムにエポキシ系接着剤またはポリイミド系接着剤により銅箔を貼り合わせ、この銅箔からパターン形成された導体パターン、あるいは銅箔に直接ポリイミドをワニスコートするまたは貼り合わせ、この銅箔からパターン形成された導体パターン、あるいは蒸着、スパッタ、めっきによりポリイミド上に直接形成された銅からパターン形成された導体パターンであるのが好ましい。

【0020】

【発明の作用】本発明の BGA 型半導体装置は、LSI チップと、この LSI チップを搭載する BGA 型パッケージとを備えるもので、この BGA 型パッケージは、リール状の TAB テープキャリア（絶縁性フィルム）を、幅方向の両側に開孔されたスプロケットホールを用いて搬送し、この TAB テープキャリア上に連続的に形成することができる。

【0021】ここで、本発明の第 1 態様の BGA 型半導体装置に用いられる BGA 型パッケージは、絶縁性フィルムの中央部に LSI チップを搭載するためのデバイスホールを開孔し、このデバイスホールに突出するインナーリード、このインナーリードから絶縁性フィルムの周辺部に延在する導体パターンおよびこの導体パターンの

端部に設けられるランドを絶縁性フィルムの片面に形成し、このランド上に、例えば、FPC 等との接続用のボールやピン等を形成したものである。

【0022】この BGA 型パッケージに LSI チップを搭載するには、例えば、この BGA 型パッケージの導体パターン面を上側にして配置し、LSI チップのパターン形成面（電極パッド形成面）を下側にして、デバイスホールから突出するインナーリードと LSI チップの各電極パッドとを重ね合わせて位置合わせし、これらを接続し、そして、接続用ボールが形成されたランドを含む部分の絶縁性フィルムを、導体パターンが外側になるように 180° 下側に折り曲げて、これを LSI チップのパターン形成面に貼り付けられればよい。また、例えば、LSI チップのパターン形成面を上側にして配置し、BGA 型パッケージの導体パターン面を上側にして、デバイスホールから突出するインナーリードと LSI チップの各電極パッドとを重ね合わせて位置合わせし、これらを接続し、そして、接続用ボールが形成されたランドを含む部分の絶縁性フィルムを、導体パターンが外側になるように 180° 下側に折り曲げ、これを LSI チップのパターン形成面の裏面に貼り付けられればよい。

【0023】また、本発明の第 2 態様の BGA 型半導体装置に用いられる BGA 型パッケージは、絶縁性フィルムの中央部に LSI チップを搭載するためのデバイスホールおよび複数のスルーホールを開孔し、このデバイスホールに突出するインナーリードおよびこのインナーリードから絶縁性フィルムの周辺部に延在する導体パターンを絶縁性フィルムの片面に形成し、この導体パターンと絶縁性フィルムに開孔されたスルーホールを介して電氣的に接続されるランドを絶縁性フィルムの他面に形成し、このランド上に、例えば、FPC 等との接続用のボールやピン等を形成したものである。

【0024】この BGA 型パッケージに LSI チップを搭載するには、例えば、この BGA 型パッケージの導体パターン面を下側にして配置し、LSI チップのパターン形成面を下側にして、デバイスホールから突出するインナーリードと LSI チップの各電極パッドとを重ね合わせて位置合わせし、これらを接続し、そして、接続用ボールが形成されたランドを含む部分の絶縁性フィルムを、導体パターンが内側になるように 180° 下側に折り曲げて、これを LSI チップのパターン形成面に貼り付けられればよい。また、例えば、LSI チップのパターン形成面を上側にして配置し、BGA 型パッケージの導体パターン面を下側にして、デバイスホールから突出するインナーリードと LSI チップの各電極パッドとを重ね合わせて位置合わせし、これらを接続し、そして、接続用ボールが形成されたランドを含む部分の絶縁性フィルムを、導体パターンが内側になるように 180° 下側に折り曲げ、これを LSI チップのパターン形成面の裏面に貼り付けられればよい。

【 0 0 2 5 】

【実施例】以下に、添付の図面に示す好適実施例に基づいて、本発明のBGA型半導体装置を詳細に説明する。

【 0 0 2 6 】図1は、本発明の第1態様のBGA型半導体装置の一実施例の断面図である。同図に示すBGA型半導体装置10は、パターン形成面を下向きにして載置されたLSIチップ12と、このLSIチップ12を搭載するBGA型パッケージ14とから構成されている。

【 0 0 2 7 】ここで、上述するBGA型パッケージ14は、中央部にLSIチップ12を搭載するためのデバイスホール16、およびこのデバイスホール16の周辺部に折り曲げ用のフレキシブルスリット18が開孔された絶縁性フィルム20と、この絶縁性フィルム20の片面に形成され、絶縁性フィルム20に開孔されたデバイスホール16の4方向(4辺)から突出するインナーリード22a、絶縁性フィルム20に開孔されたフレキシブルスリット18を跨ぎ、インナーリード22aから絶縁性フィルム20の外周部に延在する導体パターン22bおよびこの導体パターン22bの終端に形成されたはんだボール形成用ランド22cを有する銅パターン22(22a、22bおよび22c)と、この銅パターン22のインナーリード22aを保護するように充填されたポッティングレジン24と、銅パターン22の導体パターン22bを保護するレジスト膜(ポリイミド樹脂)26と、銅パターン22のはんだボール形成用ランド22c上に形成されたFPC等との接続用はんだボール28とから構成されている。

【 0 0 2 8 】そして、BGA型パッケージ14は銅パターン22の形成面を上側にして配置され、LSIチップ12はそのパターン形成面を下向きにして絶縁性フィルム20に開孔されたデバイスホール16に載置され、このLSIチップ12の各電極パッドとデバイスホール16から突出するインナーリード22aとは、互いに重ね合わされて位置合わせされ、電気的に接続されている。また、はんだボール28が形成されたはんだボール形成用ランド22cを含む部分の絶縁性フィルム20は、この絶縁性フィルム20に開孔されたフレキシブルスリット18の部分で、導体パターン22bを外側にするよう180°下側に折り曲げられて、LSIチップ12のパターン形成面にシリコン接着剤32を介して貼り付けられている。

【 0 0 2 9 】続いて、図2は、本発明の第2態様のBGA型半導体装置の一実施例の断面図である。同図に示すBGA型半導体装置34は、パターン形成面を上向きにして載置されたLSIチップ12と、このLSIチップ12を搭載するBGA型パッケージ14とから構成されている。

【 0 0 3 0 】ここで、上述するBGA型パッケージ14は、中央部にLSIチップ12を搭載するためのデバイスホール16、このデバイスホール16の周辺部に2重

の折り曲げ用のフレキシブルスリット18、および周辺部に複数(LSIチップ12の電極パッド数)のスルーホール36が開孔された絶縁性フィルム20と、この絶縁性フィルム20に開孔されたデバイスホール16の4方向(4辺)から突出するよう絶縁性フィルム20の片面に形成されたインナーリード22a、絶縁性フィルム20に開孔された2重のフレキシブルスリット18を跨ぎ、インナーリード22aから絶縁性フィルム20の外周部に延在するよう絶縁性フィルム20の片面に形成された導体パターン22b、およびこの導体パターン22bの終端に絶縁性フィルム20に開孔されたスルーホール36を介して、絶縁性フィルム20の他面に形成されたはんだボール形成用ランド22cを有する銅パターン22(22a、22bおよび22c)と、この銅パターン22のインナーリード22aを保護するように充填されたポッティングレジン24と、銅パターン22のはんだボール形成用ランド22c上に形成されたFPC等との接続用はんだボール28と、絶縁性フィルム20に2重に開孔されたフレキシブルスリット18に塗布されたフレキシブル樹脂(ポリイミド樹脂)30とから構成されている。

【 0 0 3 1 】そして、LSIチップ12はパターン形成面を上側にして配置され、BGA型パッケージ14は銅パターン22の形成面を下側にして、デバイスホール16から突出するインナーリード22aとLSIチップ12の各電極パッドとが、互いに重ね合わされて位置合わせされ、電気的に接続されている。また、はんだボール28が形成されたはんだボール形成用ランド22cを含む部分の絶縁性フィルム20は、この絶縁性フィルム20に開孔された2重のフレキシブルスリット18の部分で、導体パターン22bを内側にするよう180°(90°×2回)下側にLSIチップ12を挟み込むように折り曲げられて、LSIチップ12のパターン形成面の裏面に弾性を有する接着剤38を介して貼り付けられている。

【 0 0 3 2 】次に、図3は、本発明の第2態様のBGA型半導体装置の別の実施例の断面図である。同図に示すBGA型半導体装置40は、図2に示すBGA型半導体装置34と比較して、LSIチップ12の外周部に矩形の支持体42をポリイミド接着剤44で接着した点だけであるから、同一の構成要素には同一の符号を付してその説明を省略する。ここで、図3に示すBGA型半導体装置40は、実装するLSIチップ12の電極パッド数(端子数)に応じて、例えばフレキシブルスリット18の位置を変える、即ち、絶縁性フィルム20を折り曲げる位置を変えることで、はんだボール28が形成されるはんだボール形成用ランド22cを形成する面積を拡張したものである。

【 0 0 3 3 】即ち、本発明のBGA型半導体装置は、絶縁性フィルム20を折り曲げる位置を変えることで、ど

のような多端子 L S I チップ 1 2 であっても搭載することができる。また、L S I チップ 1 2 を挟み込むように絶縁性フィルム 2 0 を折り曲げると、折り曲げられた絶縁性フィルム 2 0 の内側面に空間が発生する場合があるが、図 3 に示すように、L S I チップ 1 2 の外周部に矩形の支持体 4 2 を接着し、L S I チップ 1 2 および支持体 4 2 をともに絶縁性フィルムで挟み込むように折り曲げることで、B G A 型パッケージ 1 4 の機械的強度および平坦性を向上させることができる。

【 0 0 3 4 】ここで、図 4 は、本発明の B G A 型半導体装置の B G A 型パッケージとなる T A B テープキャリアの一実施例の平面図である。また、図 5 は、本発明の B G A 型半導体装置の B G A 型パッケージとなる T A B テープキャリアの別の実施例の平面図である。これらの図 4 および図 5 に示す T A B テープキャリア 4 6 および 4 8 は、その幅方向の両側に開孔された搬送用のスプロケットホール 5 0 によって搬送され、リール状の T A B テープキャリア 4 6 および 4 8 上に本発明の B G A 型半導体装置 1 0、3 4 および 4 0 の B G A 型パッケージ 1 4 を連続的に形成されて、最後に、この T A B テープキャリア 4 6 および 4 8 から、絶縁性フィルム 2 0 を個別に分離することで、B G A 型パッケージ 1 4 を連続的に形成することができる。

【 0 0 3 5 】この T A B テープキャリア 4 6 および 4 8 上に形成された B G A 型パッケージ 1 4 は、既に述べたように、中央部にデバイスホール 1 6 と、このデバイスホール 1 6 の周辺部にフレキシブルスリット 1 8 とが、例えばパンチングにより開孔されている。また、この絶縁性フィルム 2 0 の片面には、インナーリード 2 2 a と、はんだボール形成用ランド 2 2 c と、フレキシブルスリット 1 8 を跨ぎ、インナーリード 2 2 a とはんだボール形成用ランド 2 2 c とを電気的に接続する導体パターン 2 2 b とからなる銅パターン 2 2 が、例えばフォトリソグラフィにより形成されている。

【 0 0 3 6 】なお、図 4 に示す T A B テープキャリア 4 6 では、デバイスホール 1 6 の外周部の 4 方向に 1 本ずつフレキシブルスリット 1 8 が開孔され、図 5 に示す T A B テープキャリア 4 8 では、デバイスホール 1 6 の外周部の 4 方向に 2 本（2 重）のフレキシブルスリット 1 8 が開孔されているが、この違いは、絶縁性フィルム 2 0 をフレキシブルスリット 1 8 の部分で折り曲げる際に、図 1 に示すように、L S I チップ 1 2 を挟み込まないように折り曲げるか、あるいは、図 2 および図 3 に示すように、L S I チップ 1 2 を挟み込むように折り曲げるかの違いである。また、絶縁性フィルム 2 0 を折り曲げる際に、上述するフレキシブルスリット 1 8 が開孔されていなくても特に問題はないが、絶縁性フィルム 2 0 の折り曲げ時に余分な応力が発生するのを防ぐためにはフレキシブルスリット 1 8 が開孔されているのが好ましく、さらに、フレキシブルスリット 1 8 を開孔して折り

曲げる場合には、このフレキシブルスリット 1 8 の耐屈曲性を向上させるために樹脂 3 4 を、例えばポリイミド樹脂などを塗布するのが好ましい。

【 0 0 3 7 】また、上述するデバイスホール 1 6 の 4 方向から突出するインナーリード 2 2 a は、必ずしも 4 方向の全てからデバイスホール 1 6 に突出していなくても良い。即ち、L S I チップ 1 2 の電極パッド数や、電極パッドの引き回し等を適宜考慮して、例えば、図 6 または図 8 に示すように、デバイスホール 1 6 の 2 方向からインナーリード 2 2 a を突出させる、あるいは図 7 または図 9 に示すように、デバイスホール 1 6 の 1 方向からインナーリード 2 2 a を突出させ、はんだボール 2 6 が形成されたはんだボール形成用ランド 2 2 c を含む部分の絶縁性フィルム 2 0 を、この絶縁性フィルム 2 0 に開孔されたフレキシブルスリット 1 8 の部分で、銅パターン 2 2 を外側あるいは内側にするよう 1 8 0 ° 折り曲げて、L S I チップ 1 2 に貼り付ければ良い。

【 0 0 3 8 】また、はんだボール形成用ランド 2 2 c 上に形成されるはんだボール 2 8、あるいははんだピン等は、はんだペースト印刷法により、はんだボール形成用ランド 2 2 c 上にはんだペーストを印刷した後、これをリフローしてはんだボール 2 8、あるいははんだピンを形成しても良いし、もしくは、はんだボール振り込み接着法により、フラックスを用いてはんだボール形成用ランド 2 2 c 上にはんだボール 2 8、あるいははんだピンを接着しておき、これをリフローしてはんだボール 2 8、あるいははんだピンをはんだボール形成用ランド 2 2 c 上に接合させることができる。

【 0 0 3 9 】また、絶縁性フィルム 2 0 は、絶縁性を有するものであれば特に限定されないが、例えばポリイミドフィルムやガラスエポキシフィルム等であるのが好ましい。さらに、絶縁性フィルム 2 0 上に形成された銅パターン 2 2 は、絶縁性フィルム 2 0 上にエポキシ系やポリイミド系等の接着剤により銅箔を貼り合わせ、この銅箔からフォトリソグラフィによりパターン形成する、あるいは銅箔に直接にポリイミドをワニスコート、または銅箔に直接にポリイミドを貼り付けて、この銅箔からフォトリソグラフィによりパターン形成する、あるいは、蒸着、スパッタまたはめっき等でポリイミド上に直接銅パターン 2 2 を形成するなどの方法を利用することができる。

【 0 0 4 0 】（実施例 1）まず、厚さ 0. 4 mm、縦横 1 3 × 1 3 mm の半導体 L S I チップ 1 2 に電極パッドを形成した。即ち、この L S I チップ 1 2 のパターン形成面の周辺部に、0. 1 mm の間隔で、0. 0 8 mm 角のアルミ電極パッドを 4 0 0 パッド形成し、その後、このアルミ電極パッドの上にニッケルめっきを、さらにこのニッケルの上に金めっきを形成した。

【 0 0 4 1 】次に、図 1 に示した本発明の B G A 型半導体装置 1 0 の B G A 型パッケージ 1 4 を、図 4 に示した

11

リール状のTABテープキャリア（絶縁性フィルム）46から連続的に作製した。即ち、厚さ19 μ mのエポキシ系の接着剤が塗布された、厚さ75 μ m、幅35mmのリール状のポリイミドフィルム46に、パンチングでスプロケットホール50、デバイスホール16およびTABテープキャリア折り曲げ用のフレキシブルスリット18を開孔した後、厚さ35 μ mの銅箔を貼り合わせた。そして、耐屈曲性を維持するために、フレキシブルスリット18にポリイミド樹脂30を塗布した後、図4に示したように、LSIチップ12の各電極パッドとの接合のためのインナーリード22a、はんだボール形成用ランド22cおよびこれらを接続する導体パターン22bを銅箔からフォトリソ法で形成した。なお、インナーリード22aはTABテープキャリア44に開孔されたデバイスホール16から突出するように、デバイスホール16の内側に向かって4方向から設けた。

【0042】このデバイスホール16に突出するインナーリード22aに、錫を厚さ約0.5 μ m無電解めっき法で形成した後、このTABテープキャリア46の銅パターン22の形成面を上向きにして配置し、LSIチップ12のパターン形成面を下向きにして、錫めっきされたインナーリード22aと、LSIチップ12の金めっきされた各電極パッドとを重ね合わせて位置合わせし、温度500℃で2秒間加熱して、LSIチップ12の電極パッドに施した金と、インナーリード22aに施した錫とを共晶接合させた。

【0043】次に、LSIチップ12のパターン形成面にシリコンエラストマーからなる接着剤32を塗布した後、折り曲げ部となるフレキシブルスリット18の外周をカッティングし、このフレキシブルスリット18の部分において、このTABテープキャリア46のはんだボール形成用ランド22cが形成された部分を下側に、銅パターン22が外側になるよう180°折り曲げ、シリコン接着剤32を介してLSIチップ12のパターン形成面と接合させた。そして、はんだボール形成用ランド22c部分を残して、ポリイミド樹脂で被覆してレジスト膜26を形成し、露出させたはんだボール形成用ランド22cの部分にはんだペースト印刷法で共晶はんだペーストを印刷した後、リフローして、はんだボール28を形成した。はんだボール28の径は0.3mm ϕ 、高さは0.25mmであった。次いで、インナーリードボンディング部をポッティングレジジン24で封止した。

【0044】なお、上述する工程は、リール状のTABテープキャリア46の状態では連続的に処理し、最後に、本発明のBGA型半導体装置10をTABテープキャリア46から切り離して個片ぬきを行い、図1に示したBGA型半導体装置を完成させた。

【0045】（実施例2）実施例1と同様の方法で作製したTABテープキャリア46のインナーリード22a

12

に厚さ2 μ mのニッケルめっきを、さらにこのニッケルめっきの上に厚さ1 μ mの金めっきを形成させた。なお、実施例1と異なり、LSIチップ12の各電極パッドには表面処理を施さず、アルミ電極パッドのままとした。

【0046】まず、TABテープキャリア46の銅パターン22の形成面を上向きにして配置し、LSIチップ12のパターン形成面を下向きにして、図4に示したTABテープキャリア46のインナーリード22aと、LSIチップ12の各アルミ電極パッドを一对一つ重ね合わせて位置合わせし、シングルポイントボンダーを用いて超音波併用熱圧着した。そして、LSIチップ12のパターン形成面にシリコンエラストマーからなる接着剤32を塗布した後、フレキシブルスリット18の部分において、TABテープキャリア46のはんだボール形成用ランド22cを含む部分を下側に、銅パターン22が外側になるよう180°折り曲げ、シリコン接着剤32を介してLSIチップ12のパターン形成面と接合させた。これ以後は実施例1と同様の方法を用いて、図1に示した本発明のBGA型半導体装置を完成させた。なお、実施例1と同様に、はんだボール形成用ランド22cに形成したはんだボール28の径は0.3mm ϕ 、高さは0.25mmであった。

【0047】（実施例3）実施例1と同様の方法で、LSIチップ12に電極パッドを400パッド形成し、さらに、図5に示したTABテープキャリア48上に、本発明のBGA型半導体装置のパッケージとなる絶縁性フィルム20を連続的に作製した。なお、本実施例においては、絶縁性フィルム20にフレキシブルスリット18を2重に開孔し、さらに耐屈曲性を維持するために、この2重に開孔されたフレキシブルスリットにポリイミド樹脂30を塗布した。

【0048】そして、デバイスホール16から突出するインナーリード22aに、錫を厚さ約0.5 μ m無電解めっき法で形成した後、LSIチップ12のパターン形成面を上向きにして配置し、TABテープキャリア48の銅パターン面を上向きにして、錫めっきされたインナーリード22aと、LSIチップ12の金めっきされた各電極パッドとを重ね合わせて位置合わせし、温度500℃で2秒間加熱して、LSIチップ12野電極パッドに施された金と、インナーリードに施された錫とを共晶接合させた。

【0049】次に、LSIチップ12のパターン形成面の裏面にシリコンエラストマーからなる接着剤38を塗布した後、折り曲げ部となるフレキシブルスリット18の外周をカッティングし、このフレキシブルスリット18の部分において、このTABテープキャリア48のはんだボール形成用ランド22cが形成された部分の絶縁性フィルム20を下側に、銅パターン22が内側になるようLSIチップ12を挟み込んで180°折り曲

げ、シリコン接着剤 3 8 を介して L S I チップ 1 2 のパターン形成面の裏面と接着させた。そして、ポリイミドフィルム 2 0 に開孔されたスルーホール 3 6 を介して露出されたはんだボール形成用ランド 2 2 c にはんだペースト印刷法で共晶はんだペーストを印刷した後、リフローさせ、はんだボール 2 8 を形成した。はんだボール 2 8 の径は 0. 3 mm φ、高さは 0. 2 5 mm であった。次いで、インナーリードボンディング部をポッティングレジン 2 4 で封止した。

【 0 0 5 0 】なお、上述する工程は、リール状の T A B テープキャリア 4 8 の状態で連続的に処理し、最後に、本発明の B G A 型半導体装置 3 4 を T A B テープキャリア 4 6 から切り離して個片ぬきを行い、図 2 に示した B G A 型半導体装置 3 4 を完成させた。

【 0 0 5 1 】（実施例 4）実施例 3 と同様の方法で作製した T A B テープキャリア 4 8 を用いて、L S I チップ 1 2 のパターン形成面を上向きにして配置し、T A B テープキャリア 4 6 の銅パターン 2 2 の形成面を下向きにして、この T A B テープキャリア 4 8 のインナーリード 2 2 a と、L S I チップ 1 2 の各電極パッドとを位置合わせして接続させた後、L S I チップ 1 2 の外周部にガラスエポキシからなる支持体 4 2 をポリイミド接着剤 4 4 で貼り付けた。

【 0 0 5 2 】次に、L S I チップ 1 2 のパターン形成面の裏面にシリコンエラストマーからなる接着剤 3 8 を塗布した後、2 重のフレキシブルスリット 1 8 において、T A B テープキャリア 4 8 のはんだボール形成用ランド 2 2 c を含む部分の絶縁性フィルム 2 0 を下側に、銅パターン 2 2 が内側になるよう L S I チップ 1 2 を挟み込んで 1 8 0 ° 折り曲げ、シリコン接着剤 3 8 を介して L S I チップ 1 2 のパターン形成面の裏面と接着させた。そして、ポリイミドフィルム 4 8 に開孔されたスルーホール 3 6 を介して露出しているボール形成用ランド 2 2 c に、はんだペースト印刷法で共晶はんだペーストを塗布した後、リフローさせ、はんだボール 2 8 を形成させた。これ以後は実施例 3 と同様の方法を用いて、図 3 に示した本発明の B G A 型半導体装置 4 0 を完成させた。なお、実施例 3 と同様に、はんだボール形成用ランド 2 2 c に形成したはんだボール 2 8 の径は 0. 3 mm φ、高さは 0. 2 5 mm であった。

【 0 0 5 3 】

【発明の効果】以上詳細に説明した様に、本発明の B G A 型半導体装置によれば、実装する L S I チップの電極パッド数に応じて、絶縁性フィルムを折り曲げる位置を変えることで、はんだボール形成用ランドを形成する面積を自由に拡張することができるため、どのような多端子 L S I チップであっても搭載することができる。また、本発明の B G A 型半導体装置によれば、L S I チップと電気的に接続するためのインナーリードが、デバイスホールから突出するように形成されているため、L S

I チップの各電極パッドとインナーリードとをギャングボンディングすることができ、ボンディングに必要な時間を大幅に短縮することができるし、ギャングボンディングによる接合は、従来のワイヤボンディングと比較して、配線長が短いために電気的特性に優れている。

【 0 0 5 4 】また、本発明の B G A 型半導体装置によれば、L S I チップの片面が露出したベアチップなので放熱性が高く、パッケージを薄型化することができる。さらに、本発明の B G A 型半導体装置によれば、安価な T A B 製造プロセスを用いて製造しているので、材料コストおよび組み立てコストを大幅に削減することができ、L S I チップの電極パッドとインナーリードとを T A B 接合するので、微細狭ピッチ接合が可能で、インナーリードの配線周りを小型化することができ、よってパッケージ全体を小型化することができる。即ち、本発明の B G A 型半導体装置によれば、薄型化かつ小型化を実現することができるので、M C M へ組み込んで用いることが可能である。

【図面の簡単な説明】

【図 1】本発明の第 1 態様の B G A 型半導体装置の一実施例の断面図である。

【図 2】本発明の第 2 態様の B G A 型半導体装置の一実施例の断面図である。

【図 3】本発明の第 2 態様の B G A 型半導体装置の別の実施例の断面図である。

【図 4】本発明の第 1 態様の B G A 型半導体装置の B G A 型パッケージとなる T A B テープキャリアの一実施例の平面図である。

【図 5】本発明の第 2 態様の B G A 型半導体装置の B G A 型パッケージとなる T A B テープキャリアの一実施例の平面図である。

【図 6】本発明の第 1 態様の B G A 型半導体装置の B G A 型パッケージとなる T A B テープキャリアの別の実施例の平面図である。

【図 7】本発明の第 1 態様の B G A 型半導体装置の B G A 型パッケージとなる T A B テープキャリアのさらに別の実施例の平面図である。

【図 8】本発明の第 2 態様の B G A 型半導体装置の B G A 型パッケージとなる T A B テープキャリアの別の実施例の平面図である。

【図 9】本発明の第 2 態様の B G A 型半導体装置の B G A 型パッケージとなる T A B テープキャリアのさらに別の実施例の平面図である。

【図 1 0】従来の B G A 型半導体装置の一例の断面図である。

【図 1 1】従来の T A B テープキャリアを利用した B G A 型半導体装置の一例の断面図である。

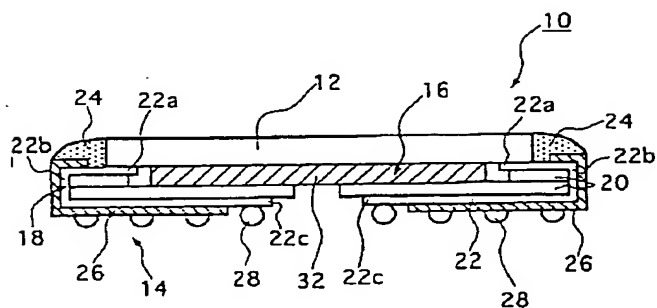
【図 1 2】図 1 1 に示す L S I チップの電極パッドとインナーリードとの接続部の部分拡大図である。

【符号の説明】

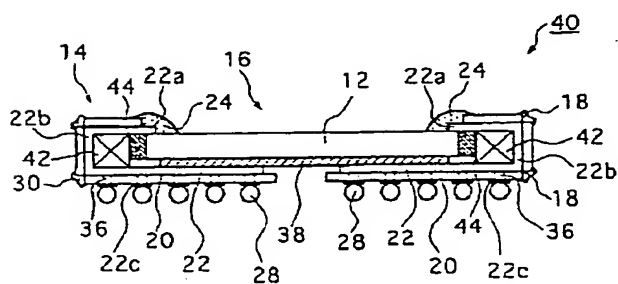
15

- 10、34、40、52、66 BGA型半導体装置
 12、58 LSIチップ
 14 BGA型パッケージ
 16 デバイスホール
 18 フレキシブルスリット
 20、70 絶縁性フィルム
 22、76 銅パターン
 22a、76a インナーリード
 22b 導体パターン
 22c、76b はんだボール形成用ランド
 24、78 ポッティングレジジン
 26 レジスト膜（ポリイミド樹脂）
 28、64 はんだボール
 30 フレキシブル樹脂（ポリイミド樹脂）

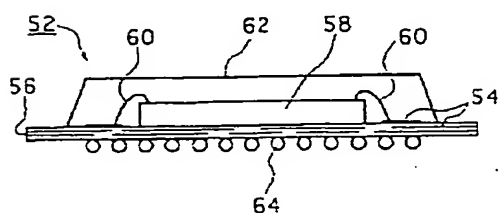
【図1】



【図3】



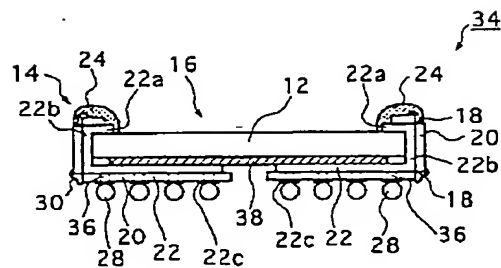
【図10】



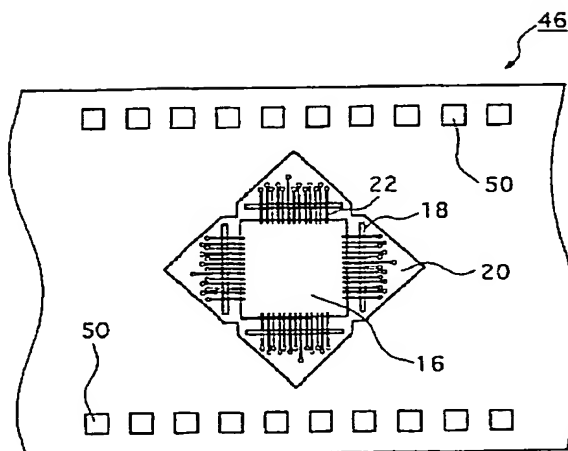
16

- 32 シリコン接着剤
 36 スルーホール
 38、68 接着剤（弾性体）
 42 支持体
 44 ポリイミド接着剤
 46、48 TABテープキャリア
 50 スプロケットホール
 54 （多層）配線パターン
 56 多層配線基板
 10 60 ボンディングワイヤ
 62 モールド樹脂
 72 接着剤
 74 電極パッド

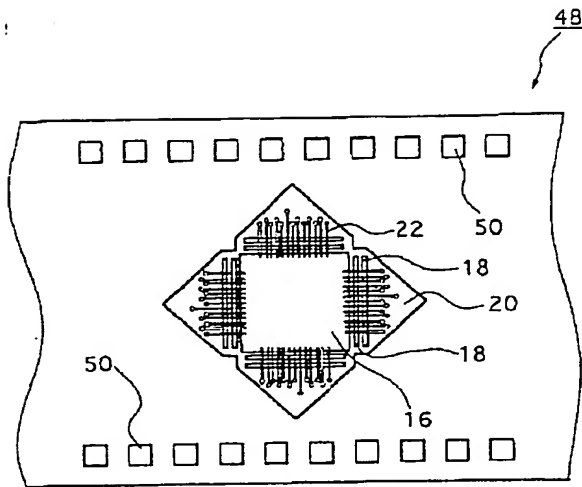
【図2】



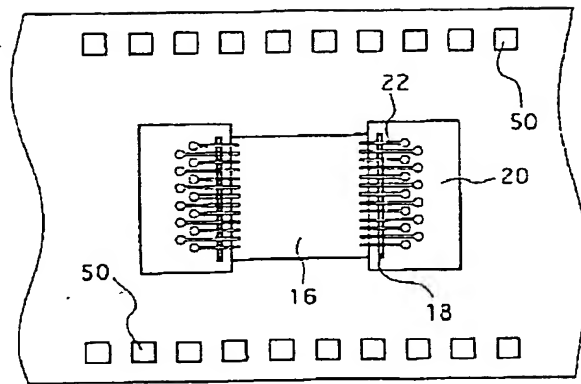
【図4】



【図 5】

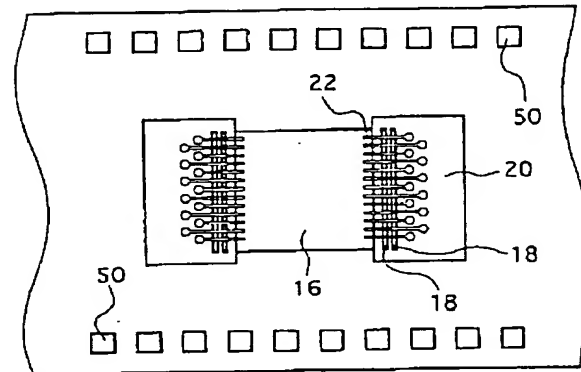
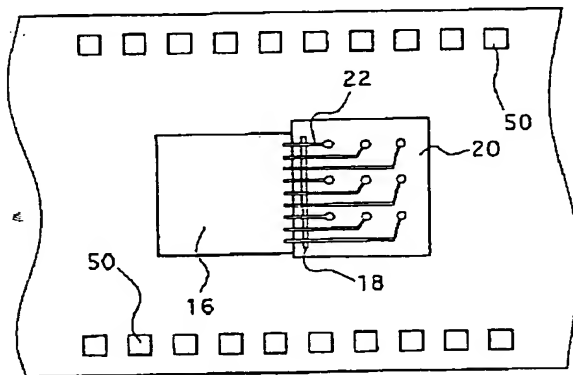


【図 6】



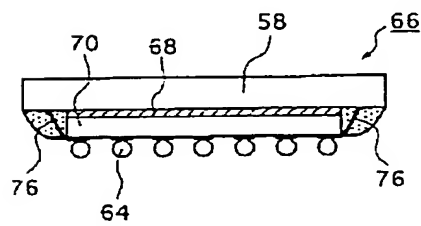
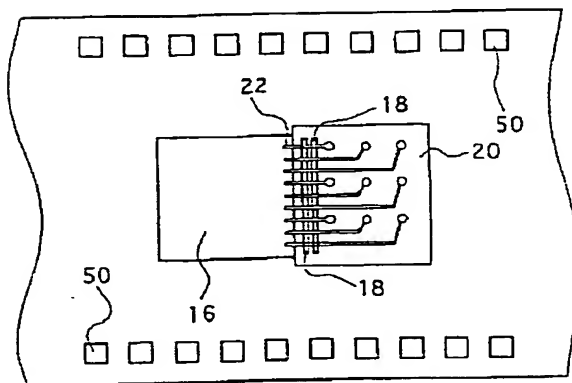
【図 8】

【図 7】



【図 11】

【図 9】



【図 12】

